

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-217388

(P2001-217388A)

(43)公開日 平成13年8月10日(2001.8.10)

(51)Int.Cl.  
H 01 L 25/065  
25/07  
25/18  
H 05 K 1/18  
7/14

識別記号:

F I  
H 05 K 1/18  
7/14  
H 01 L 25/08

テ-マコード(参考)  
L 5 E 3 3 6  
K 5 E 3 4 8  
Z

審査請求 未請求 請求項の数14 OL (全 7 頁)

(21)出願番号 特願2000-28950(P2000-28950)

(22)出願日 平成12年2月1日(2000.2.1)

(71)出願人 000002185

ソニー株式会社  
東京都品川区北品川6丁目7番35号

(72)発明者 稲葉 哲也

長野県南安曇郡豊科町大字豊科5432番地  
ソニーデジタルプロダクツ株式会社内

(74)代理人 100094053

弁理士 佐藤 隆久

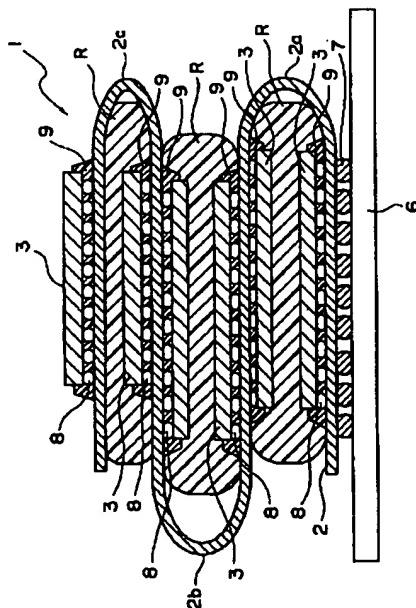
Fターム(参考) 5E336 AA04 BB12 BC21 CC32 CC58  
EE07  
5E348 AA26 AA28

(54)【発明の名称】 電子装置およびその製造方法

(57)【要約】

【課題】マルチチップモジュールのように複数の電子素子が基板に高密度に実装された電子装置において、装置の占有する面積の縮小化が可能な電子装置およびその製造方法を提供する。

【解決手段】折り重ねられた可撓性を有するフレキシブル基板2と、フレキシブル基板2の表面に搭載された半導体チップ3と、折り重ねられたフレキシブル基板2の対向する対向面間に充填され、当該対向面間を固定する絶縁性材料からなる接着剤Rとを備える。



## 【特許請求の範囲】

【請求項1】折り重ねられた可撓性を有するフレキシブル基板と、前記フレキシブル基板の表面に搭載された電子素子と、前記折り重ねられたフレキシブル基板の対向する対向面間に充填され、当該対向する対向面間を固定する絶縁性材料からなる接着剤とを備える電子装置。

【請求項2】前記電子素子は、前記フレキシブル基板の折り曲げ部以外の領域に搭載されている請求項1に記載の電子装置。

【請求項3】前記フレキシブル基板は、3層以上に折り重ねられている請求項1に記載の電子装置。

【請求項4】前記電子素子は、前記折り重ねられたフレキシブル基板の互いに対向する面に搭載されている請求項1に記載の電子装置。

【請求項5】前記フレキシブル基板は、前記電子装置が搭載されるベース基板に接続される接続ランドを当該フレキシブル基板の長手方向の一端部に備えている請求項1に記載の電子装置。

【請求項6】前記接続ランドは、格子状に配列されている請求項5に記載の電子装置。

【請求項7】前記電子素子は、前記フレキシブル基板にフリップチップ実装されている請求項1に記載の電子装置。

【請求項8】前記電子素子は、ペアチップの状態で前記フレキシブル基板に搭載されている請求項1に記載の電子装置。

【請求項9】前記接着剤は、前記フレキシブル基板の対向面に搭載された電子素子を覆うように充填されている請求項1に記載の電子装置。

【請求項10】可撓性を有するフレキシブル基板の表面上に電子素子を搭載する工程と、

前記フレキシブル基板を折り重ねた際に互いに対向する対向面となる領域に絶縁性材料からなる接着剤を塗布する工程と、

前記フレキシブル基板を折り重ね、前記対向面間を接合する工程とを有する電子装置の製造方法。

【請求項11】前記電子素子を搭載する工程は、前記フレキシブル基板を折り重ねた際に互いに対向する対向面となる領域に前記電子素子を搭載する請求項10に記載の電子装置の製造方法。

【請求項12】前記接着剤を塗布する工程は、前記接着剤を前記対向面に搭載された電子素子を覆うように塗布する請求項11に記載の電子装置の製造方法。

【請求項13】前記電子素子を搭載する工程は、前記電子素子をフリップチップ実装する請求項10に記載の電子装置の製造方法。

【請求項14】可撓性を有するフレキシブル基板の表面上に電子素子を搭載する工程と、

前記フレキシブル基板を折り重ねた際に互いに対向する

対向面となる領域に絶縁性材料からなる接着剤を塗布する工程と、

前記フレキシブル基板を折り重ね、前記対向面間を接合する工程と、

接合された前記フレキシブル基板をベース基板に搭載する工程とを有する電子装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電子装置および電子装置の製造方法に関する。

## 【0002】

【従来の技術】近年、電子機器のデジタル化および信号の高速化等の変化に伴い、電子機器へのノイズの抑制や電子機器の軽薄短小化の要請が強い。また、近年の電子機器では、多数の電子素子等の電子部品を搭載しており、チップ間の信号遅延を抑制する必要もある。このような要請に応えるために、たとえば、複数のチップを基板上に互いに近づけて配置し、高密度に実装し、チップ間の信号遅延を抑制することが行われている。上述のような高密度実装を実現する技術として、具体的には、フレキシブル基板等のプリント配線板に複数のペアチップを搭載して一つの部品とし、これをベース基板に実装するいわゆるマルチチップモジュール(Multi-Chip Module:MCN)が知られている。

【0003】図15は、マルチチップモジュールの構造の一例を示す断面図である。図15に示すマルチチップモジュールは、複数個のチップ102を配線パターンが形成されたモジュール基板101に高密度に実装しており、これによりチップ102間の信号遅延を低減させている。また、モジュール基板101のチップ102の非搭載側面には、複数の接続ランドが形成されており、各接続ランドは、たとえば、はんだバンプ等の接続材料106を介してベース基板105側の対応する接続ランドに電気的に接続されている。さらに、モジュール基板101およびベース基板105に形成されている接続ランドは、モジュール基板101とベース基板105との接続強度を強化するために、エリアアレイ配置を採用している。

【0004】上記のようなマルチチップモジュールでは、チップ102のモジュール基板101への実装方法は、たとえば、チップ102のパッドとモジュール基板のランドとを金線ワイヤ等の接続部材で結線したワイヤボンディング方式や、テープキャリア上に形成したCu等の材料からなる薄膜パターンのインナーリードと電子素子のパッドとをインナーリードボンディングするTAB方式や、チップのパッド上に金等からなるバンプを形成した後、チップの能動素子面を基板に向けて直接接続するフリップチップ接続等の方法が知られている。これらの接続方法を用いてペアチップをチップサイズのままモジュール基板に実装することで、高密度実装を行って

いる。

【0005】

【発明が解決しようとする課題】ところで、上述したように高密度実装を実現するためにペアチップを平面的に搭載するマルチチップモジュールにおいては、搭載するチップが、たとえば、2個から4個に増えた場合に、モジュール基板の実装に必要な面積も略2倍に増加してしまう。このように、従来においては、搭載するチップの面積、個数の増加に対しては、モジュール基板の面積を拡大させる必要がある。モジュール基板の面積を拡大させると、結果として、マルチチップモジュールが適用される電子機器の小型化（面積の縮小化）が困難になると、いう不利益が存在する。

【0006】本発明は、マルチチップモジュールのように複数の電子素子が基板に高密度に実装された電子装置において、装置の占有する面積の縮小化が可能な電子装置およびその製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の電子装置は、折り重ねられた可撓性を有するフレキシブル基板と、前記フレキシブル基板の表面に搭載された電子素子と、前記折り重ねられたフレキシブル基板の対向する対向面間に充填され、当該対向する対向面間を固定する絶縁性材料からなる接着剤とを備える。

【0008】好適には、前記電子素子は、前記フレキシブル基板の折り曲げ部以外の領域に搭載されている。

【0009】好適には、前記電子素子は、前記折り重ねられたフレキシブル基板の互いに対向する面に搭載されている。

【0010】好適には、前記接着剤は、前記フレキシブル基板の対向面に搭載された電子素子を覆うように充填されている。

【0011】本発明の電子装置の製造方法は、可撓性を有するフレキシブル基板の表面に電子素子を搭載する工程と、前記フレキシブル基板を折り重ねた際に互いに対向する対向面となる領域に絶縁性材料からなる接着剤を塗布する工程と、前記フレキシブル基板を折り重ね、前記対向面間を接合する工程とを有する。

【0012】また、本発明の電子装置の製造方法は、可撓性を有するフレキシブル基板の表面に電子素子を搭載する工程と、前記フレキシブル基板を折り重ねた際に互いに対向する対向面となる領域に絶縁性材料からなる接着剤を塗布する工程と、前記フレキシブル基板を折り重ね、前記対向面間を接合する工程と、接合された前記フレキシブル基板をベース基板に搭載する工程とを有する。

【0013】本発明では、電子素子が搭載されたフレキシブル基板を折り重ね、折り曲げたフレキシブル基板の対向面間に接着剤を充填して固定する。すなわち、電子素子が搭載されたフレキシブル基板は、平面的に展開す

ると、比較的広い面積を有するが、フレキシブル基板を折り重ね、電子素子が積層された構造とすることで、電子装置の占める面積を縮小化できる。言い換えれば、電子装置の占める面積を縮小化できる分、電子素子の高密度実装が可能となる。また、折り重ねたフレキシブル基板の対向面間に絶縁性の接着剤を充填して可撓性を有するフレキシブル基板を固定することで、新たにパッケージ等に電子素子が搭載されたフレキシブル基板を収容する必要がない。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。図1は、本発明の電子装置の一実施形態に係るマルチチップモジュールの構造を示す断面図である。図1において、マルチチップモジュール1は、折り重ねられたフレキシブル基板2と、フレキシブル基板2の表面に搭載された本発明の電子素子としての複数の半導体チップ3と、折り重ねられたフレキシブル基板2の対向する各対向面間に充填された接着剤Rとを備えている。このマルチチップモジュール1は、リジッドなベース基板6上に搭載されている。

【0015】ベース基板6は、柔軟性のない硬質性の基板に、たとえば、C<sub>u</sub>等の導電材料で導電配線パターンを形成したものである。具体的には、ガラス布を基材としエポキシ樹脂やイミド樹脂等の樹脂を含浸して固めた絶縁性の基板に導電性の配線パターンをプリントしたリジッドプリント配線板である。

【0016】フレキシブル基板2は、たとえば、可撓性、絶縁性を有するペースフィルムに、導電性の配線パターンを形成し、この配線パターンをカバーフィルムで被覆した基板である。たとえば、ポリエステルやポリイミド等の樹脂から成形したペースフィルムに、プリント技術によって導電性の配線パターンを形成し、この配線パターンカバーフィルムで覆っている。フレキシブル基板2の厚さは、たとえば、30μm程度である。

【0017】このフレキシブル基板2は、所定幅の連続する一枚の基板からなっており、フレキシブル基板2の長手方向に沿った3つの折曲部2a、2bおよび2cで折り曲げられることによって、4層に折り重なっている。

【0018】半導体チップ3は、いわゆるペアチップの状態でフレキシブル基板2の両面の所定の位置に金等の導電性材料からなるバンプ8および異方性導電材料9を介して実装されている。これにより、半導体チップ3に形成された電子回路はフレキシブル基板2に形成された導電配線パターンと電気的に接続されている。また、これら複数の半導体チップ3は、4層に折り重なっているフレキシブル基板2のうちベース基板6側から順に第1層～第4層とすると、フレキシブル基板2の各層の平坦部に搭載されている。すなわち、半導体チップ3は、第50層と第2層の対向面にそれぞれ実装されており、これ

ら第1層と第2層の対向面に実装された半導体チップ3は非実装面が互いに対向している。フレキシブル基板2の第2層と第3層の互いに対向する各対向面にも、それぞれ半導体チップ3が搭載されており、これら第2層と第3層の対向面に実装された半導体チップ3は非実装面が互いに対向している。

【0019】フレキシブル基板2の第3層と第4層の互いに対向する対向面のうち第3層側の対向面にのみ半導体チップ3が搭載されており、第4層側の対向面には半導体チップ3が搭載されていない。代わりに、フレキシブル基板2の第4層の外側面には半導体チップ3が搭載されている。

【0020】さらに、フレキシブル基板2の第1層のベース基板6に対向する面には、金等の導電性材料からなる複数のバンプ7と接続される図示しない接続ランドが形成されている。すなわち、フレキシブル基板2の一端部には、複数の接続ランドが形成されている。このフレキシブル基板2の一端部に形成された複数の接続ランドは、フレキシブル基板2とベース基板6との接続を強固にするため、格子状に配列されている。すなわち、フレキシブル基板2の一端部に形成された複数の接続ランドは、縦横に所定のピッチで等間隔に配列されている。フレキシブル基板2の一端部に形成された複数の接続ランドは、バンプ7を介してベース基板6に対応して格子状に形成された接続ランドと接続されている。これによって、フレキシブル基板2とベース基板6とは電気的に接続されている。

【0021】接着剤Rは、絶縁性材料からなり、フレキシブル基板2の第1層と第2層との間、第2層と第3層との間および第3層と第4層との間にそれぞれ充填されて固化している。この接着剤Rは、第1層～第4層の各対向面に搭載された半導体チップ3を覆うようにそれぞれ充填されており、フレキシブル基板2の第1層～第4層の相対位置を固定するとともに、対向する半導体チップ3同士が接触するのを防ぐ役割を果たしている。

【0022】次に、本発明の半導体装置の製造方法について説明する。まず、図2および図3に示すように、フレキシブル基板2の一方面2dの所定の位置に半導体チップ3を実装する。半導体チップ3の実装は、たとえば、フリップチップ実装によって行う。なお、図3は図2の平面図である。また、フレキシブル基板2の一方面2dの一端部には格子状に複数の接続ランド7が形成されている。

【0023】ここで、図9～図14を参照して、半導体チップ3のフレキシブル基板2への実装方法の一例について説明する。図9は、フリップチップ実装によってフレキシブル基板2に実装された半導体チップ3の実装構造を示す断面図である。図9において、フレキシブル基板2に形成された接続ランド2fは、半導体チップ3の各接続パッドと、バンプ8および異方性導電性材料9に

よって接続されている。

【0024】図9に示す実装構造は、まず、図10に示すように、半導体チップ3の各接続パッドに、たとえば、金等の導電性材料からなるバンプ8をポンディングして形成する。

【0025】次いで、図11に示すように、フレキシブル基板2の表面に異方性導電性材料9をフィルム状にしてカバーテープ12aに保持した異方性導電性フィルム12を貼着する。この異方性導電性材料9は、たとえば、エポキシ樹脂等の樹脂中に銀等の導電性粒子を練り込んでおき、圧力が加えられた方向にのみ電気的に導通し、他方向に対しては絶縁材となる材料である。図12に示すように、異方性導電性フィルム12の異方性導電性材料9をフレキシブル基板2の表面に貼着したのち、カバーテープ12aを引き剥がす。

【0026】次いで、図13に示すように、バンプ8が形成された半導体チップ3を異方性導電性材料9が貼着されたフレキシブル基板2に対してアライメントする。

【0027】次いで、図14に示すように、フレキシブル基板2に対して半導体チップ3がアライメントされた状態で、図示しない圧着ヘッドを用いて、半導体チップ3とフレキシブル基板2とを加熱しながら押し付ける。このときの加熱および加圧条件は、たとえば、温度：160～190℃、圧力：20～60kgf/cm<sup>2</sup>、時間：20s～30sである。

【0028】この加熱および加圧によって、異方性導電性材料9に含まれる銀等の導電性粒子は、バンプ8とフレキシブル基板2に形成された接続ランド2fとの間を電気的に接続する。以上のような工程を経て半導体チップ3のフレキシブル基板2へのフリップチップ実装が完了する。

【0029】半導体チップ3のフレキシブル基板2の一方面2dへのフリップチップ実装が完了すると、図4に示すように、同様に、フレキシブル基板2の他方面2eにも半導体チップ3をフリップチップ実装する。また、半導体チップ3は、フレキシブル基板2の長手方向に沿って略等間隔に実装する。

【0030】次いで、図5に示すように、フレキシブル基板2の両面に半導体チップ3を実装した状態で、フレキシブル基板2の一端部に形成されたバンプ7の裏面2e側の半導体チップ3上に絶縁性の接着剤Rを塗布する。このとき、接着剤Rは、ディスペンサ31を用いて、半導体チップ3を覆うように適量を塗布する。

【0031】次いで、図6に示すように、接着剤Rを塗布した半導体チップ3とこれに隣接する半導体チップ3とが対向するようにフレキシブル基板2をU字状に折り曲げ、フレキシブル基板2を折り重ねる。フレキシブル基板2を折り重ねると、フレキシブル基板2の一方面2eに実装された2つの半導体チップ3は接着剤Rを介して対向した状態となる。すなわち、接着剤Rが塗布され

ていなかった半導体チップ3は、フレキシブル基板2の折り重ねにより、接着剤Rによって被覆された状態になる。このようなフレキシブル基板2を折り重ねた状態から、接着剤Rを硬化させると、図6に示すようなフレキシブル基板2の折り曲げ部2aが折り曲げられた状態に固定される。

【0032】次いで、U字状に折り曲げられた状態にあるフレキシブル基板2に実装された対向した状態にある2つの半導体チップ3の上方に位置するフレキシブル基板2の他方面2dに実装された半導体チップ3上に接着剤Rを塗布する。上述したと同様に、接着剤Rは半導体チップ3を覆うように適量を塗布する。

【0033】次いで、フレキシブル基板2の他方面2dに実装された半導体チップ3に接着剤Rが塗布された状態で、フレキシブル基板2がS字状になるように折り曲げ、フレキシブル基板2の他方面2dに搭載された接着剤Rを塗布した半導体チップ3と接着剤Rが塗布されていない状態にある半導体チップ3とを接着剤Rを介して対向させる。このフレキシブル基板2の他方面2dに搭載され接着剤Rが塗布されていない状態にあった半導体チップ3は、フレキシブル基板2の折り曲げ部2bの折り曲げによる折り重ねにより、接着剤Rによって被覆された状態になる。接着剤Rの硬化により、フレキシブル基板2はS字状に折り重なった状態に固定される。

【0034】フレキシブル基板2がS字状になるように折り重ねることにより、フレキシブル基板2は3層構造となり、最下層の外側面には、接続ランド7が配置され、最下層と第2層の対向面にはそれぞれ半導体チップ3が対向した状態で配置され、第2層と最上層の対向面にもそれぞれ半導体チップ3が対向した状態で配置され、最上層の外側面にも半導体チップ3が搭載された状態のマルチチップモジュールとなる。なお、図1に示した4層構造のマルチチップモジュールを構成しようとする場合には、フレキシブル基板2への半導体チップ3の搭載位置を適宜変更し、かつ、フレキシブル基板2の折り曲げ箇所を3箇所にする必要があるが、基本的な製造方法は同様である。

【0035】次いで、図8に示すように、上記のような工程を経て完成したマルチチップモジュールをベース基板6に実装する。ベース基板6への実装は、たとえば、ベース基板6の所定の位置に形成された接続ランドに、はんだペースト等の接続材料を塗布し、この接続材料が塗布された位置にフレキシブル基板2の接続ランド7を実装することにより行う。

【0036】以上のように、本実施形態によれば、複数の半導体チップ3がフレキシブル基板2を介して配置されるので、半導体チップ3間の信号遅延を短縮でき、マルチチップモジュールを適用したシステム全体の高速化、高性能化を図ることができる。また、本実施形態によれば、フレキシブル基板2を折り重ねて半導体チップ

3を空間的に積層して高密度実装を実現するため、限られた実装空間を最大限に利用できる。

【0037】また、本実施形態によれば、半導体チップ3の面積や個数の増加に対応すべくフレキシブル基板2の面積（長さ）を拡大しても、フレキシブル基板2を折り重ねるため、最終的なフレキシブル基板2の占める面積が拡大することがない。さらに、半導体チップ3の面積や個数が増加しても、フレキシブル基板2の面積の拡大を抑えることができるので、結果的に、マルチチップモジュールを搭載するベース基板6の実装のための面積も抑制することができる。

【0038】また、本実施形態によれば、折り重なったフレキシブル基板2の間に絶縁性の接着剤Rを充填して固定し、かつ、接着剤Rで半導体チップ3を被覆して保護するため、折り重なったフレキシブル基板2を新たにパッケージで包む必要がなく、マルチチップモジュールの製造工程を簡素化できる。すなわち、本実施形態では、接着剤Rは折り重なったフレキシブル基板2を固定するとともに、実装された半導体チップ3を封止する機能を兼ねているので、マルチチップモジュールの構造を簡素化でき、また、信頼性を高めるとおが可能である。

【0039】また、本実施形態によれば、マルチチップモジュール内の部品の数に変更が生じても、マルチチップモジュール内での再配置が可能があるので、ベース基板6上の部品レイアウトを変更する必要がない。また、このような変更の際には、フレキシブル基板2の階層を増減したり、折り曲げ位置の変更等によって容易に対応することができる。

【0040】本発明は、上述した実施形態に限定されない。上述した実施形態では、フレキシブル基板2の折り曲げ箇所を2または3にしているが、折り曲げ箇所の数については特に限定されず、さらに多くに階層にすることも可能である。また、折り重ねた後のフレキシブル基板2の各層の表面および裏面に単数の半導体チップ3が設けられている場合について説明したが、さらに多くの半導体チップ3が設けられていてもよく、また、半導体チップ3以外にも他の電子部品が搭載されている構成とすることも可能である。

【0041】

【発明の効果】本発明によれば、マルチチップモジュールのように複数の電子素子が基板に高密度に実装された電子装置において、装置の占有する面積の縮小化が可能となり、また、装置の占有する面積の拡大を抑えつつ高密度実装が可能になる。また、本発明によれば、絶縁性の接着剤で折り重ねたフレキシブル基板の固定をするとともに、フレキシブル基板に実装された電子素子を封止するので、新たにパッケージを設ける必要がなく、構造を簡素化でき、かつ、信頼性を高めることができる。

50 【図面の簡単な説明】

【図1】本発明の電子装置の一実施形態に係るマルチチップモジュールの構造を示す断面図である。

【図2】図1に示すマルチチップモジュールの製造工程を説明するための断面図である。

【図3】図2に示すフレキシブル基板の平面図である。

【図4】図2に続く製造工程を説明するための断面図である。

【図5】図4に続く製造工程を説明するための断面図である。

【図6】図5に続く製造工程を説明するための断面図である。

【図7】図6に続く製造工程を説明するための断面図である。

【図8】図7に続く製造工程を説明するための断面図である。

【図9】フリップチップ実装されたマルチチップモジ

ールの構造の一例を示す断面図である。

【図10】フリップチップ実装の実装工程の一例を説明するための図である。

【図11】図10に続く実装工程を説明するための図である。

【図12】図11に続く実装工程を説明するための図である。

【図13】図12に続く実装工程を説明するための図である。

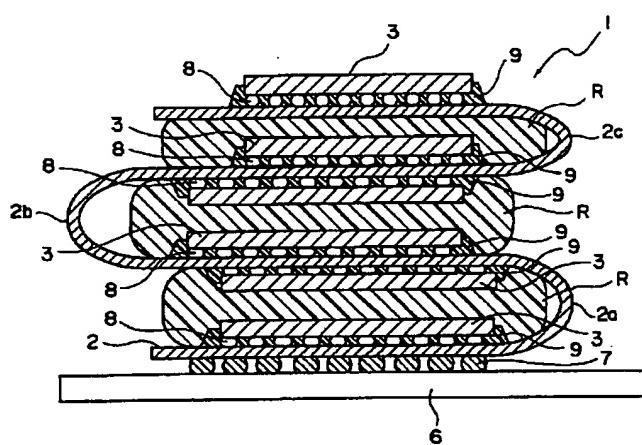
【図14】図13に続く実装工程を説明するための図である。

【図15】マルチチップモジュールの構造の一例を示す断面図である。

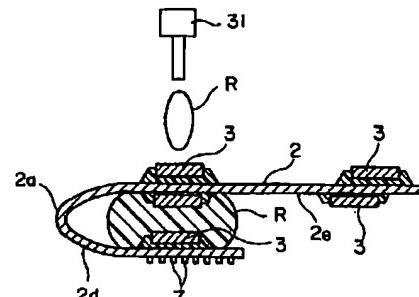
【符号の説明】

1…マルチチップモジュール、2…フレキシブル基板、  
3…半導体チップ、8…バンプ、R…接着剤。

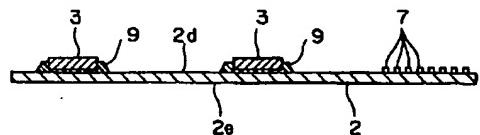
【図1】



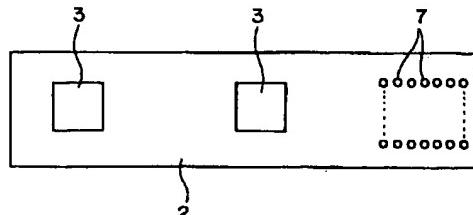
【図6】



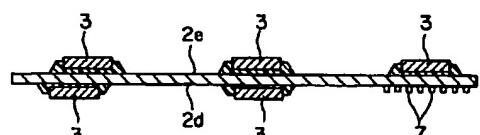
【図2】



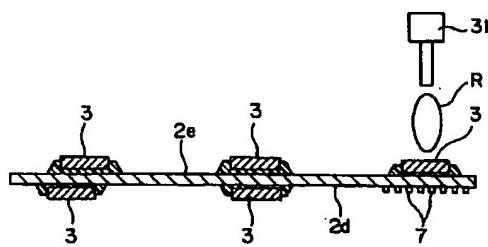
【図3】



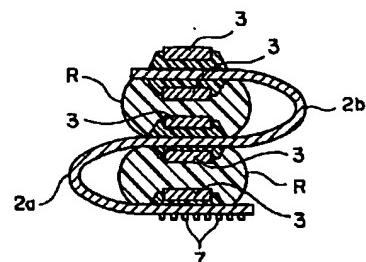
【図4】



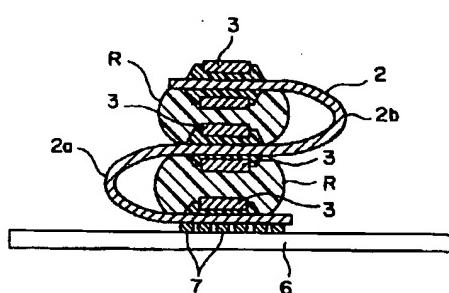
【図5】



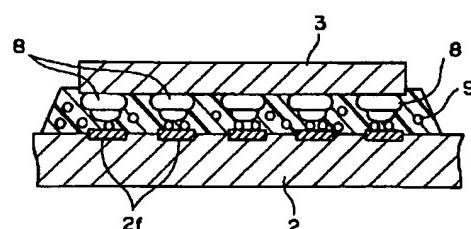
【図7】



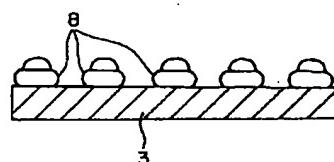
【図8】



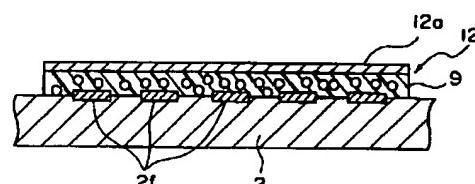
【図9】



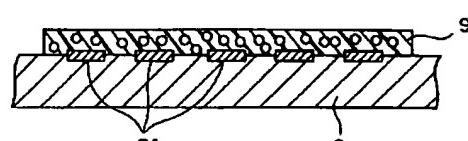
【図10】



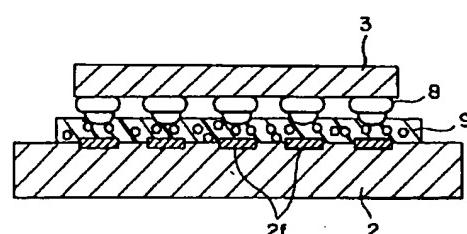
【図11】



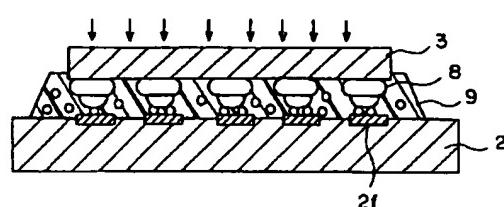
【図12】



【図13】



【図14】



【図15】

